

# Les composants programmables digitaux et les radio amateurs

Réunion TVA de Montpellier,  
F5SFU, 15 mai 2004

# Historique de l'utilisation du digital dans les montages radio amateurs

- 1970 1980 : Logique câblée, premiers répéteurs, RX fax, rtty
- 1980 90 : avènement du PC port RS232, norme TTL, circuits imprimés
- 1990 2000 les microcontrôleurs, PIC
- 2000 ... : composants programmables
- 2002 : Logique de relais TVA (cf F4BXL / Toulouse), TVAD, etc ...

# Les composants programmables

- Permettent de remplacer la glue électronique (l'ensemble des 74HCxx qui font la logique câblée)
- Offre de possibilités d'intégration importantes
- Peuvent se programmer grâce aux logiciels fournis par les vendeurs (Xilinx, Altera, Lattice, ...)
- Deviennent très abordables en prix (cf ED 20 à 40 € pour EPM7064 ou EPM7128 )
- Sont techniquement à la portée du radio amateur bricoleur, comme les microprocesseurs 80Cxx, PIC, etc  
...

# Du site Xilinx

- What is the difference between a CPLD and an FPGA?
- Solution 1:
- CPLDs, with their PAL-derived, easy-to-understand AND-OR structure, offer a single-chip solution with fast pin-to-pin delays, even for wide input functions. Once programmed, the design can be locked and thus made secure. Most CPLD architectures are very similar, so it is important to evaluate the subtle nuances. In-system-programmability is a must for today's designs, and the ability to maintain pin-outs during design modifications ("pin-locking") is crucial. The limited complexity (<500 flip-flops) means that most CPLDs are used for "glue logic" functions. In older families, the high static (idle) power consumption prohibits their use in battery-operated equipment. CoolRunner™ devices are the notable exception, as they offer the lowest static power consumption (<50 microamps) of any programmable device.

FPGAs offer much higher complexity, up to 150,000 flip-flops, and their idle power consumption is reasonably low, although it is sharply increasing in the newest families. Since the configuration bitstream must be reloaded every time power is re-applied, design security is an issue, but the advantages and opportunities of dynamic reconfiguration, even in the end-user system, are an important advantage. FPGAs offer more logic flexibility and more sophisticated system features than CPLDs: clock management, on-chip RAM, DSP functions, (multipliers), and even on-chip microprocessors and Multi-Gigabit Transceivers.

- Use CPLDs, especially CoolRunner devices, for small designs, where "instant-on", fast and wide decoding, ultra-low idle power consumption, and design security are important (e.g., in battery-operated equipment).
- Use FPGAs for larger and more complex designs.

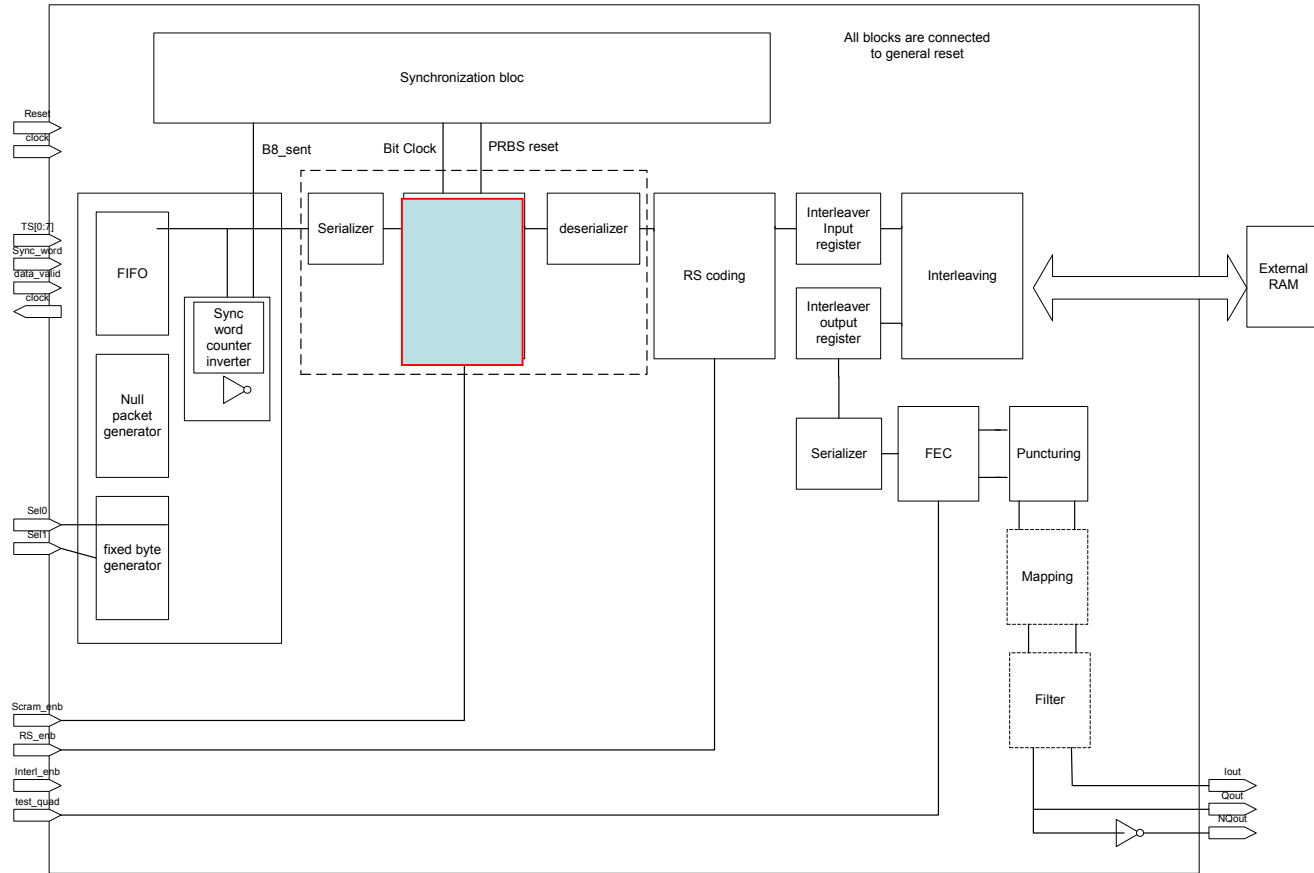
# CPLD / FPGA

- CPLD : souvent EEPROM, petite quantité de portes et fonctions, remplace glue, conserve la mémoire de programmation quand on l'éteint Ex : 7064, 7128 d'Altera
- FPGA : grosse capacité, très rapides, mémoire SRAM volatile souvent associée à une ou pls mémoire, peut contenir un coeur de microP, des sérialiseurs rapides, des interfaces PCI, des DSP sous forme de blocs Ex : Xilinx

# Principales caractéristiques des «petits » CPLD pour les om's

- Quelques 100nes à plusieurs milliers de portes reconfigurables
- Rapidité d'exécution (temps de propagation du signal env ns)
- Horloge de 10nes à qqes 100nes de MHZ
- Souvent multitempsions => vérifier compatibilité 5V !!

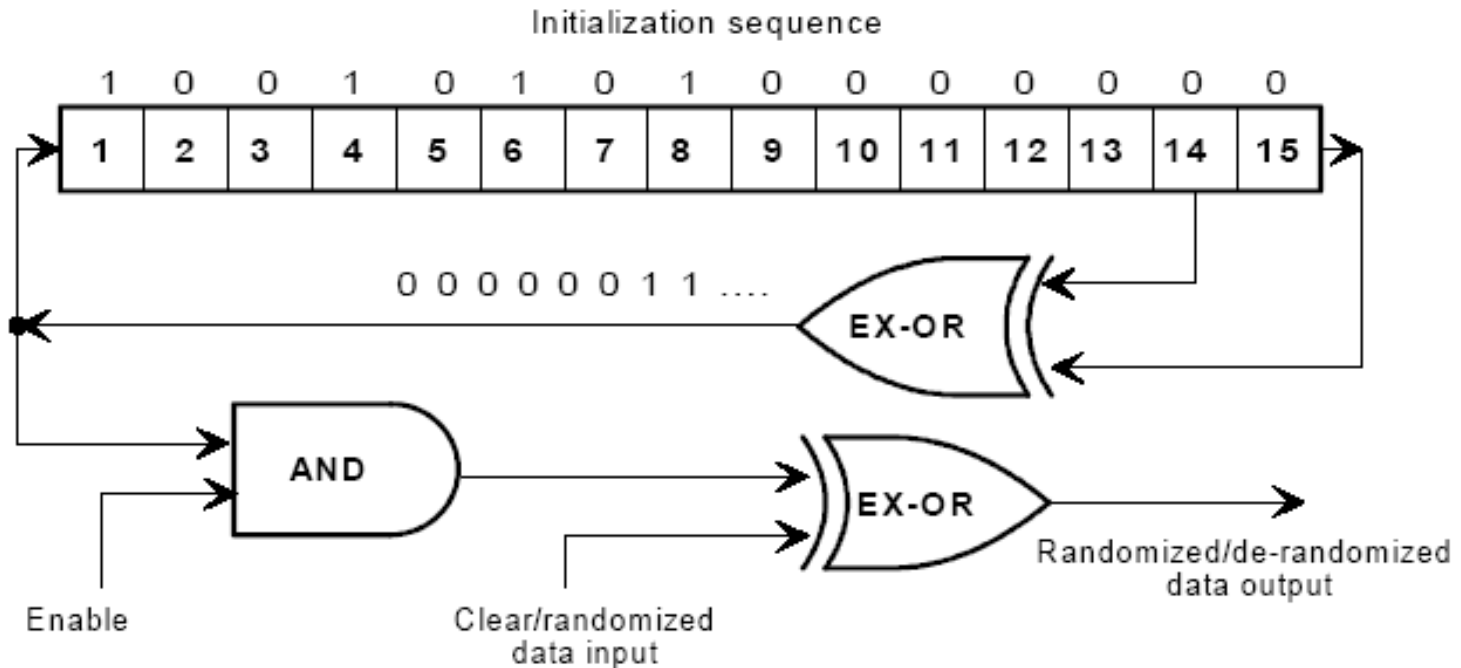
# Exemple d'application TVAD



# Programmation

- Language Commun : VHDL Verilog
  - Ecriture standard
  - Relative transportabilité d'un fournisseur à l'autre (sauf utilisation de blocs trop spécifiques, ex dual port RAM)
  - Permet d'écrire une structure hierarchisée et mixte
  - Permettrait de réaliser un ASIC (circuit dédié) (ce n'est en general pas le cas des radioamateurs vu le coût associé)
- Programmation propriétaire :
  - utilisation de blocs standards, comme dans le tiroir,
  - plus intuitif
  - Peut être mélangé à des blocs VHDL

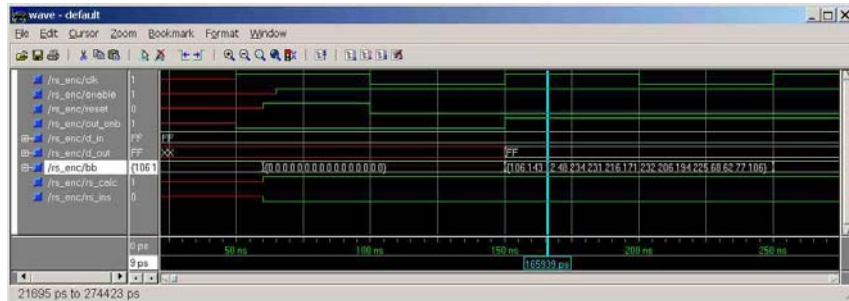
# Bloc d'embrouillage



Data input (MSB first): 1 0 1 | 1 1 0 0 0 x x x | x x x x x ... |  
 PRBS sequence : | 0 0 0 | 0 0 0 1 1 ... |

Figure 2: Randomizer/de-randomizer schematic diagram

# Démonstration avec PCgrasp Microsim et MAX+II



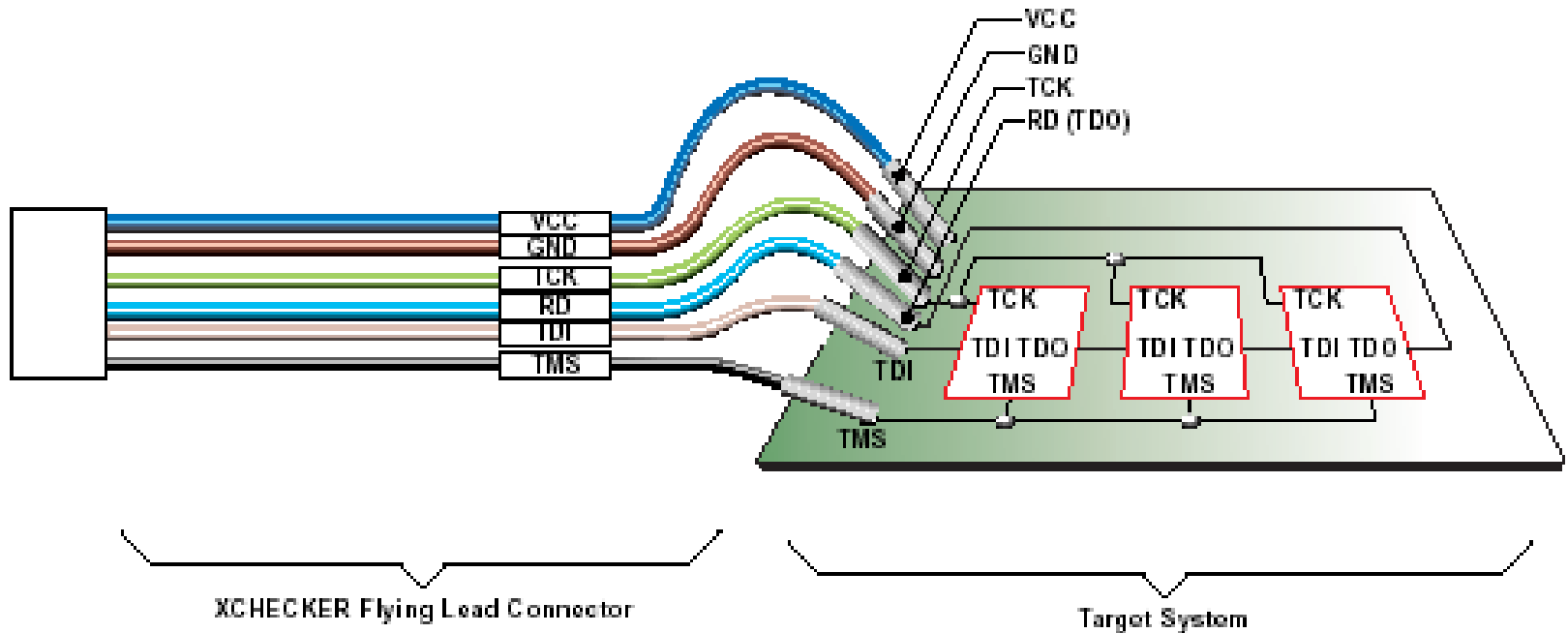
The screenshot displays the pcGRASP software interface. The main window is titled "pcGRASP - scrambler.vhd" and contains a VHDL code editor. The code defines an entity named "scrambler" with a port list including `clk_55`, `reset`, `sel0`, `sel1`, and `test_quad`. The code includes comments in French and uses the IEEE standard logic packages. A status window at the bottom of the editor displays the message: "pcGRASP Starting CSD Generation..." followed by "pcGRASP CSD Generation Complete". The status bar at the bottom indicates "Ln 1, Col 1".

```
1  -- Scrambler pour Générateur d'octets au format DVB pour TVAD ou DAIV (Digital Am
2  -- Auteur : Alexandre CASTELLANE F5SFU
3  -- date : 12 septembre 2003
4  -- révision 0.0
5
6  library ieee;
7  use ieee.std_logic_1164.all;
8  Use ieee.std_logic_unsigned.all;
9
10 entity scrambler is
11     port(
12         -- inputs
13         clk_55: in STD_LOGIC;           -- horloge principale (ty
14         reset: in STD_LOGIC;           -- reset general
15         -- sel0,sel1: in STD_LOGIC;    -- bit de sélection de
16         test_quad: in STD_LOGIC;      -- bit de sélection du mc
```

# Chargement du .pof ou autre binaire

- De plus en plus les circuits programmables utilisent les pattes JTAG.
- Le JTAG définit la manière d'accéder à la couche d'entrée sortie des composants digitaux
- Ils permettent de stimuler le coeur des circuits ou de stimuler les pattes ou les 2
- On peut ainsi tester les pièces soudées, tester les interconnexions, ou simplement programmer les mémoires des composants.

# JTAG interface & chain (du site Xilinx)



RST = reset

DATA = In to push data

DATA = Out to collect data

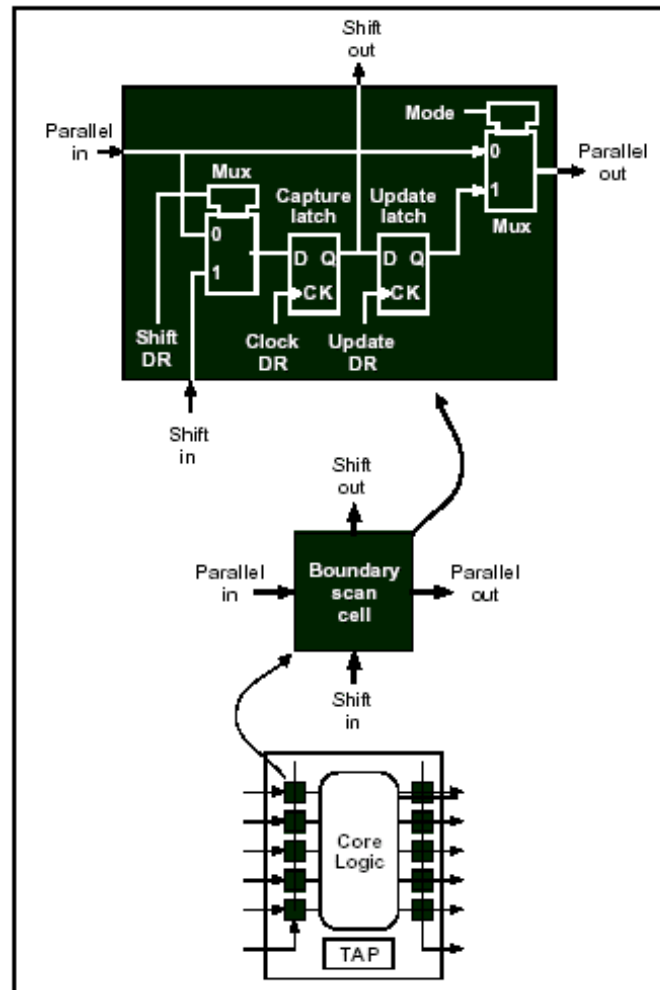
TMS = to select mode

TCLK = to clock system

All data are shifted in all registers  
Each part has its own state machine

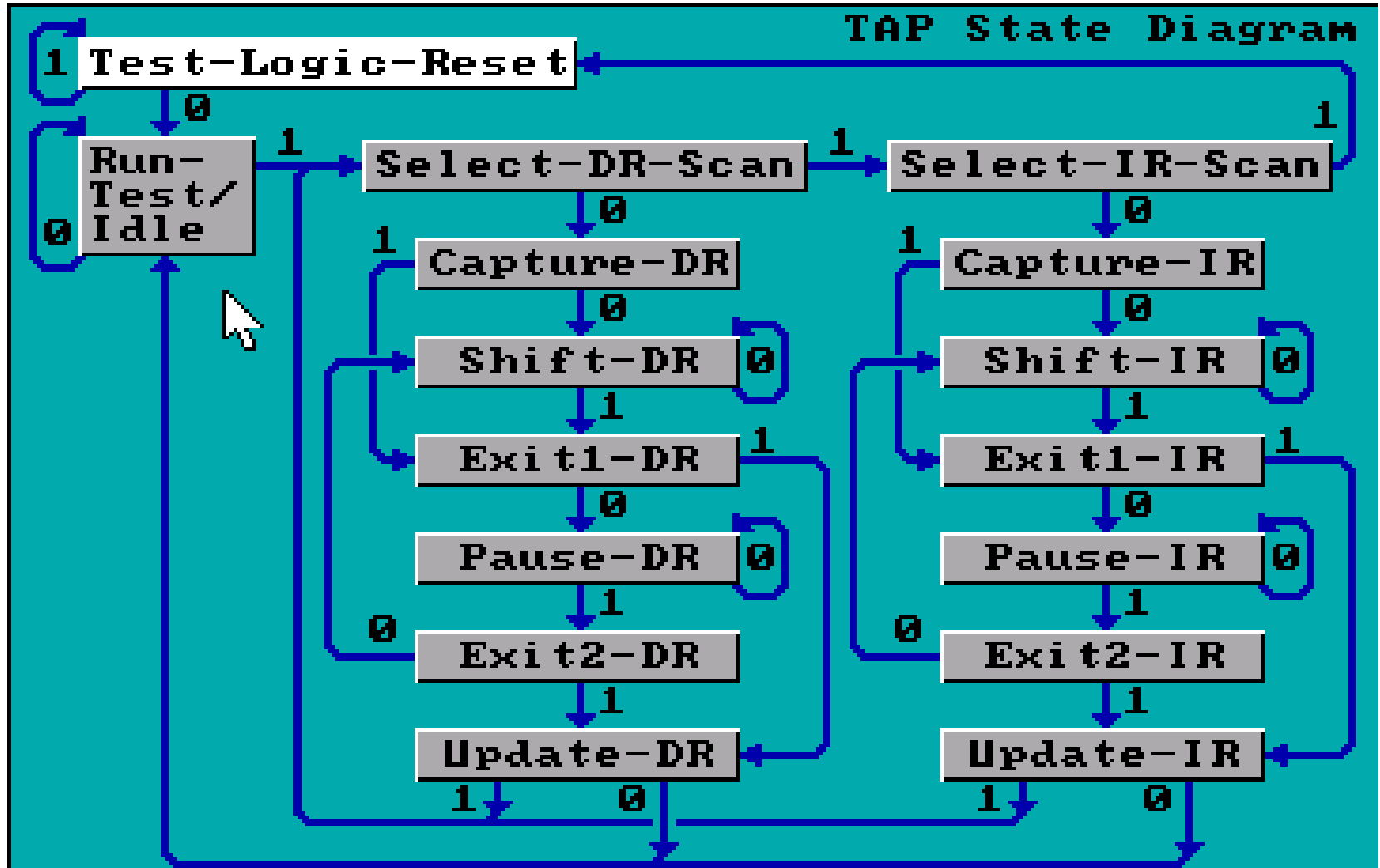
X7976

# JTAG Chain and IO (site Corelis)



# TAP Controller

(tiré d'un programme de démonstration de Texas instrument)



# Internetographie

## **Sites de constructeurs :**

[www.xilinx.com](http://www.xilinx.com)

[www.altera.com](http://www.altera.com)

<http://www.latticesemi.com/>

<http://www.cypress.com/>

## **Cours VHDL :**

Voir liens de

<http://perso.wanadoo.fr/xcotton/electron/coursetdocs.htm>

Exemple de blocs qui datent un peu :

[http://membres.lycos.fr/f5sfu/tva/tva\\_datv.html](http://membres.lycos.fr/f5sfu/tva/tva_datv.html)